

Сведения о выполненных работах
в период с 27.07.2022 г. по 30.06.2023 г.

по проекту **«Исследование и разработка бинарных нейронных сетей для классификации и распознавания изображений»**,
поддержанному Российским научным фондом

Соглашение № 21-71-00012

Руководитель: Шашев Дмитрий Вадимович, канд. техн. наук

В отчетном периоде был выполнен ряд практических работ, посвященных реализации полученных на первом этапе моделей бинарной нейронной сети (БНС) в виде программных моделей на языке описания аппаратуры System Verilog. В рамках работ была произведена функциональная и временная симуляция программных моделей, синтезированы RTL-схемы соответствующего цифрового устройства, а также разработан макет бортового вычислительного комплекса для реализации программных моделей.

Выполненные работы включают:

- доработку модели перестраиваемой вычислительной среды в части увеличения эффективности реализации функций активации, а также параметризации модели;
- разработку программ для проведения функциональной и временной симуляции полученных на первом этапе моделей бинарных нейронных сетей, то есть описание модели перестраиваемой вычислительной среды, реализующей алгоритм бинарной нейронной сети, на языке описания аппаратуры System Verilog;
- проведение функциональной и временной симуляций полученных на первом этапе моделей бинарных нейронных сетей, аппаратно реализуемых на перестраиваемой вычислительной среде, а также получение качественных и количественных характеристик реализованных моделей;
- разработку макета бортового вычислительного комплекса, использующего построенные модели бинарных нейронных сетей для решения задач классификации и распознавания образов.

Таким образом, получены следующие научные результаты:

- программные модели бинарных нейронных сетей на языке описания аппаратуры System Verilog;
- качественные и количественные характеристики работы моделей бинарных нейронных сетей. По предварительным оценкам необходимо использовать ПЛИС, содержащую более 10 млн. логических ячеек, например Intel Stratix 10, для реализации разработанной модели бинарной нейронной сети. При тактовой частоте ПЛИС равной 25 МГц прохождение полутонового изображения размерностью 28 на 28 пикселей через построенную модель сети оценивается примерно в 300 нс.;
- макет бортового вычислительного комплекса.